

Układy logiczne

studia niestacjonarne

Kierunek Elektrotechnika, II stopień, Specjalność: Elektroenergetyka

ELR032175 22W(E)+11L

prowadzący: *dr inż. Janusz Staszewski, docent PWr, budynek D20, p.417, tel. 320-38-76*

e-mail: *janusz.staszewski@pwr.wroc.pl*

strona WWW Zespołu: *zas.pwr.edu.pl*

Program laboratorium:

1. Zapoznanie się ze stanowiskiem laboratoryjnym, makietami dydaktycznymi i programem symulacyjnym.
2. Układy komutacyjne (skrypt ćwic. nr 9, program symulacyjny, makieta EI-14);
układy konwersji kodów (skrypt ćwic. nr 7, program symulacyjny, makieta EI-13).
3. Projektowanie asynchronicznych układów sekwencyjnych metodą tablicy przejść i wyjść (skrypt ćwic. nr 3, program symulacyjny).
4. Projektowanie układów sekwencyjnych za pomocą tablicy kolejności łączy (skrypt ćwic. nr 5, program symulacyjny, makieta z przekaźnikami).
5. Projektowanie synchronicznych układów sekwencyjnych (skrypt ćwic. nr 6, program symulacyjny).
6. Sumatory i komparatory (skrypt ćwic. nr 8, program symulacyjny, makieta EI-15);
liczniki (skrypt ćwic. nr 10, program symulacyjny, makieta EI-12);
rejstry (skrypt ćwic. nr 11, program symulacyjny, makieta EI-12).

skrypt: Układy logiczne. Ćwiczenia laboratoryjne pod redakcją M. Łukowicza

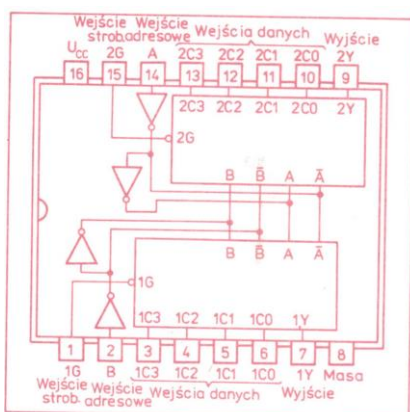
Wydawnictwo PWr, Wrocław, 2002

Studenci dzielą się na 4 grupy laboratoryjne. Wszystkie grupy wykonują to samo ćwiczenie, poczynając od nr 1.

Instrukcje do ćwiczeń laboratoryjnych

1. Zapoznać się z budową makiet elementów cyfrowych. Wyznaczyć tabele prawdy dla elementów wskazanych przez prowadzącego.
Zapoznać się z programem do symulacji działania układów cyfrowych. Przetestować różne możliwości zadawania sygnałów wejściowych oraz odczytu sygnałów wyjściowych. Wyznaczyć tabele prawdy dla elementów wskazanych przez prowadzącego.
2. Praktyczne sprawdzanie na makietach lub w programie symulacyjnym następujących układów:
 - multiplexer 4-wejściowy (makieta lub 74153),
 - demultiplexer 4-wyjściowy,(makieta lub 74155)
 - dekodery 1 z 10 (makieta lub 7442),
 - konwerter kodu 8421 na Grey'a – skrypt str. 126, rys. 7.18.
3. Zrealizować na bramkach asynchroniczny układ sekwencyjny opisany tabelą przejść i wyjść otrzymaną od prowadzącego.
4. Zrealizować na przekaźnikach asynchroniczny układ sekwencyjny opisany tabelą kolejności łączy otrzymaną od prowadzącego.
5. Zrealizować na przekaźnikach JK synchroniczny układ sekwencyjny opisany tabelą przejść i wyjść otrzymaną od prowadzącego.
6. Praktyczne sprawdzanie na makietach następujących układów:
 - półsumator jednobitowy (wg skrypt str. 137, rys. 8.3.a),
 - komparator liczb jednobitowych (bramka EXOR),
 - licznik szeregowy modulo 6 – skrypt, str. 162 , rys. 10.5,
 - licznik szeregowy modulo 8 – skrypt, str. 162, rys. 10.2,
 - rejestr przesuwany szeregowy 3 bitowy, z wyjściami równoległymi - skrypt, str. 182 , rys. 11.1 (po uproszczeniu).

74153



74155

