

Układy logiczne

Kierunek Elektrotechnika, II stopień, Specjalność: Elektroenergetyka

ELR022114 30W(E)+15L

prowadzący: dr inż. Janusz Staszewski, docent PWr, budynek D20, p.417, tel. 320-38-76
e-mail: janusz.staszewski@pwr.wroc.pl
strona WWW Zakładu: zas.ie.pwr.wroc.pl

Program laboratorium:

1. Projektowanie asynchronicznych statycznych układów sekwencyjnych (skrypt ćwic. nr 3, program symulacyjny).
2. Projektowanie asynchronicznych układów sekwencyjnych z przerzutnikami (ćwic. nr 4, program symulacyjny).
3. Projektowanie układów sekwencyjnych za pomocą tablicy kolejności łączy (ćwic. nr 5, makieta z przekaźnikami).
4. Układy komutacyjne (Skrypt ćwic. nr 9, makieta EI-14) i układy konwersji kodów (ćwic. nr 7, makieta EI-13).
5. Projektowanie synchronicznych układów sekwencyjnych (ćwic. nr 6, program symulacyjny).
6. Sumatory i komparatory (ćwic. nr 8, makieta EI-15), liczniki (ćwic. nr 10, makieta EI-12) i rejestry (ćwic. nr 11, makieta EI-12).

skrypt: Układy logiczne. Ćwiczenia laboratoryjne pod redakcją M. Łukowicza
Wydawnictwo PWr, Wrocław, 2002

Studenci dzielą się na 5 grup laboratoryjnych.

Kolejność wykonywania ćwiczeń:

tydzień grupa	1-szy	2-gi	3-ci	4-ty	5-ty	6-ty
I	1	2	3	4	5	6
II	3	4	5	6	1	2
III	4	5	6	1	2	3
IV	5	6	1	2	3	4
V	6	1	2	3	4	5

Instrukcje do ćwiczeń laboratoryjnych

- ćwicz. 1 – Zrealizować na bramkach układ opisany tabelą przejść i wyjść otrzymaną od prowadzącego.
- ćwicz. 2 – Grupa kontynuuje realizację zadania otrzymanego na poprzednich zajęciach; dodatkowo realizuje układ korzystając z przerzutników RS.
- ćwicz. 3 – Zrealizować na przełącznikach układ opisany tabelą kolejności połączeń otrzymaną od prowadzącego. Następnie powtórnie zminimalizować jedną z wybranych funkcji (y_1 lub y_2) metodą Quine'a-McCluskey'a.
- ćwicz. 4 – Praktyczne sprawdzanie (badanie) na makietach następujących układów:
- multiplekser 4-wejściowy,
 - demultiplekser 4-wyjściowy,
 - dekodery 1 z 10 – sprawdzić wszystkie kombinacje sygnałów adresowych,
 - konwerter kodu 8421 na Grey'a lub odwrotnie (do wyboru) – skrypt str. 126, rys. 7.18 lub 7.19; sprawdzić wszystkie kombinacje sygnałów wejściowych.
 - zrealizować funkcję trzech zmiennych (podaną przez prowadzącego) za pomocą multipleksera (opis w skrypcie str. 154...157).
- ćwicz. 5 – Zrealizować na przełącznikach JK układ opisany tabelą przejść i wyjść otrzymaną od prowadzącego.
- ćwicz. 6 – Praktyczne sprawdzanie (badanie) na makietach następujących układów:
- półsumator jednobitowy (wg skryptu str. 137, rys. 8.3.a)
 - sumator liczb 4-bitowych (makieta) z przeniesieniem z pozycji poprzedniej (C_0) oraz przeniesieniem na pozycję następną (C_4) – sprawdzić kilka wybranych sumowań, także z uwzględnieniem przeniesień,
 - komparator liczb 4-bitowych (makieta) - sprawdzić kilka porównań
 - licznik szeregowy modulo 8 – skrypt, str. 162, rys. 10.2 – spisać stan wyjść licznika dla kolejnych impulsów zegara,
 - licznik szeregowy modulo 5 – na podstawie analizy rys. 10.5, skrypt, str. 162 (licznik modulo 6), skonstruować licznik modulo 5 i spisać stan wyjść licznika dla kolejnych impulsów zegara. Jeśli grupa ma problem – to zrealizować wprost układ z rys. 10.5,
 - licznik równoległy modulo 8 – zrealizować wzorując się na układzie z rys. 10.4a lub 10.4b (skrypt, str. 165).
 - rejestr przesuwany szeregowy 3 bitowy, z wyjściami równoległymi.